

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-243247
 (43)Date of publication of application : 08.09.2000

(51)Int.Cl. H01J 9/02
 H01J 1/316
 H01J 31/12

(21)Application number : 11-042193
 (22)Date of filing : 19.02.1999

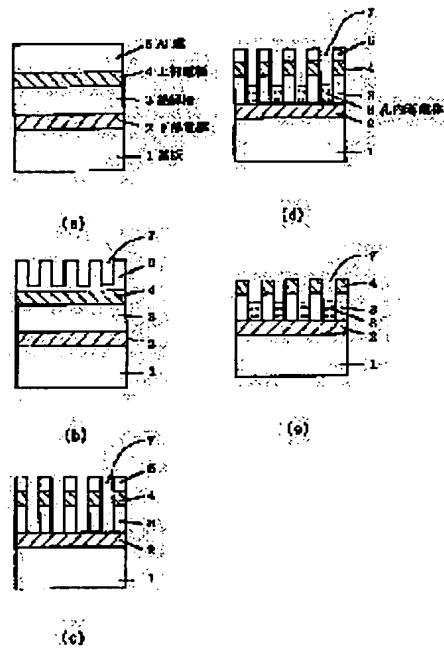
(71)Applicant : CANON INC
 (72)Inventor : KAWATE SHINICHI
 YAMANOBE MASATO
 KITAMURA SHIN

(54) MANUFACTURE OF ELECTRON EMISSION ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a manufacturing method of an electron emission element having high-efficiency, high accuracy and a long service life.

SOLUTION: A lower electrode 2, an insulating layer 3, an upper electrode 4 and an Al film 5 are sequentially laminated on an insulating substrate 1 (figure a), porous alumina 6 is made by perforating pores in the Al film 5 by means of a positive electrode oxidation method or the like (b), pores 7 similar to those of the porous alumina 6 are perforated above the insulating layer 3 and the upper electrode 4, by masking the porous alumina 6 and by using a dry etching method or the like (c), a conductive material is deposited on the lower electrode 2 on the bottom part of the pores 7 by means of a plating method (d), and the porous alumina 6 is dissolved and removed by a wet etching method or the like (e).



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

[decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2000-243247
(P2000-243247A)

(43)公開日 平成12年9月8日(2000.9.8)

(51) Int.Cl.⁷
H 0 1 J 9/02
1/316
31/12

識別記号

F I
H 0 1 J 9/02
1/30
31/12

テ-マコト^{*}(参考)
E 5 C 0 3 6
E
C

審査請求 未請求 請求項の数5 O.L (全 7 頁)

(21)出願番号 特願平11-42193
(22)出願日 平成11年2月19日(1999.2.19)

(71)出願人 000001007
キヤノン株式会社
東京都大田区下丸子3丁目30番2号
(72)発明者 河手 信一
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(72)発明者 山野辺 正人
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(74)代理人 100085006
弁理士 世良 和信 (外1名)

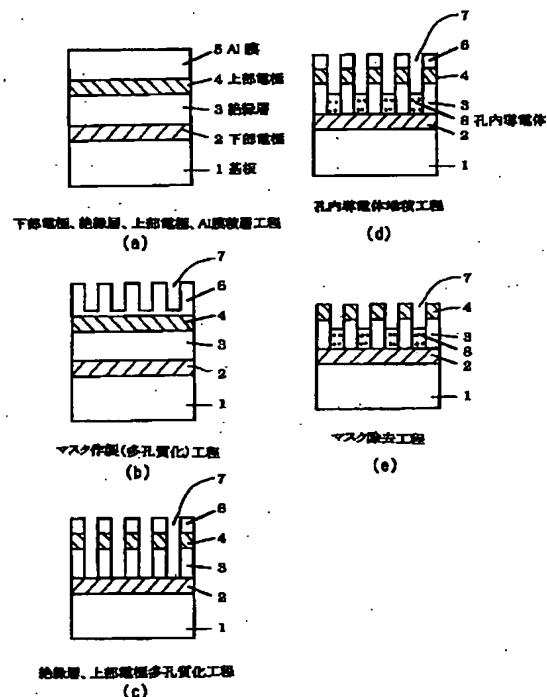
最終頁に続く

(54)【発明の名称】電子放出素子の製造方法

(57)【要約】

【課題】高効率・高精細・長寿命の電子放出素子の製造方法を提供する。

【解決手段】絶縁性基板1上に下部電極2、絶縁層3、上部電極4、Al膜5を順次積層し(a)、Al膜5に陽極酸化法等により細孔をあけ多孔質アルミナ6を作製し(b)、多孔質アルミナ6をマスクしてドライエッティング法等により絶縁層3及び上部電極4上に多孔質アルミナ6と同様の細孔7をあけ(c)、メッキ法により細孔7の底部の下部電極2上に導電体を堆積させ(d)、ウエットエッティング法等により多孔質アルミナ6を溶解除去する(e)。



【特許請求の範囲】

【請求項1】 絶縁性基板上に下部電極、絶縁層、上部電極、アルミニウム層を積層する工程と、
該アルミニウム層を多孔質アルミナ化する工程と、
該多孔質アルミナ層をマスクとして上部電極と絶縁層を
多孔質化する工程と、
該多孔質絶縁層の孔内に導電体を堆積し、電子放出体を
形成する工程と、
該多孔質アルミナ層を除去する工程とから少なくともなる
ことを特徴とする電子放出素子の製造方法。

【請求項2】 アルミニウム層を多孔質アルミナ化する工
程が、陽極酸化であることを特徴とする請求項1記載の
電子放出素子の製造方法。

【請求項3】 多孔質アルミナ層をマスクとして上部電極
と絶縁層を多孔質化する工程が、ドライエッ칭である
ことを特徴とする請求項1又は2記載の電子放出素子の
製造方法。

【請求項4】 多孔質絶縁層の孔内に導電体を堆積する工
程が、電析であることを特徴とする請求項1乃至3のい
ずれかに記載の電子放出素子の製造方法。

【請求項5】 多孔質絶縁層の孔内に導電体を堆積する工
程が、該多孔質絶縁層の孔内及び該多孔質アルミナ層上
に蒸着により導電体を形成した後、該多孔質アルミナ層
及び該多孔質アルミナ層上の蒸着導電体を除去する工
程であることを特徴とする請求項1乃至3のいずれかに記
載の電子放出素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は特にフラットパネル
ディスプレイに応用可能な冷陰極電子放出素子の製造方
法に関するものである。

【0002】

【従来の技術】 従来より、電子放出素子としては、大別
して熱電子放出素子と冷陰極電子放出素子を用いた2種類
のものが知られている。冷陰極電子放出素子には電界放
出（以下、FEという）型があり、多数の電子放出素子を一
体として作成可能であり、フラットパネルディスプレ
イへの応用が期待されている。

【0003】 FE型の例としてはW. P. Dyke &
W. W. Dolan, "Field emission",
Advance in Electron Physics, 8, 89 (1956) あるいはC. A. Spindt, "PHYSICAL Properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976)等に開示されたものが知られている。

【0004】 さらに、最近の例では、陽極酸化膜の細孔
を用いた電子放出素子が特開平5-198252及び特
開平5-211029に開示されている。これは、下部
電極上面に貫通孔を有する陽極酸化絶縁膜（多孔質層）
が形成され、貫通孔内に電子放出部が形成されてなる電

子放出素子である。

【0005】 上記特開平5-198252の例を、図4
を用いて説明する。図中41は基板、42は下部電極、
43は多孔質である絶縁層、44は上部電極、45は貫
通孔、46は電子放出部である。上記の例では、下部電
極上の金属を陽極酸化して多孔質膜を形成した後、斜方
蒸着により上部電極を形成し、電子放出素子を作成して
いる。

【0006】

【発明が解決しようとする課題】 しかしながら、これら
従来の電子放出素子においては以下の様な問題があ
った。

【0007】 Spindtにより提案されたコーン状の電子放
出素子は、円形に開けられた電極の中心の作られた尖っ
た放出部より電子が放出する。したがって、電子放出部
は概ね数μ角に1個であり、極めて先鋭な点から電子が
放出するため、単位面積あたりの電子放出面積が小
さい。すなわち、例えばディスプレイとして必要な放出電
流を得るために1放出点から大きな放出電流密度が必
要となる。これは、電子放出部の熱的な破壊を引きおこ
し、FE素子の寿命を制限することになる。

【0008】 Spindt型以外にもゲート電極に形成された
孔から電子を放出させる電子放出素子が提案されてい
る。（例えば、特開平7-201275）Spindt型も同様である
がゲート電極に孔が形成されると、孔の周辺の電界は放
出電子を広げるよう作用する。すなわち、電子ビーム
が大きくなるような電界が形成されるため、高精細な
ディスプレイに応用するためには不都合であり、小さな径
の電子ビームを得るために収束電極等の手段を付加す
る必要がある。

【0009】 アルミニウムに陽極酸化により多数の微細
孔を形成し、その中に電子放出部を作製したFE素子の場
合、陽極酸化で形成した多孔質上に上部（ゲート）電極
を設ける際に、孔の内部が電極材料で埋め込まれないよ
うにする必要がある。その手段として斜方蒸着法が提案
されているが、ディスプレイのように大きな基板に適応
すると場所により入射角度や堆積量が異なるという問題
がある。更に陽極酸化で得られたアルミナの表面は、蒸
着膜表面に比べ凹凸が激しいために、上部電極も凹凸が
激しくなってしまう。これらにより、孔の周辺の電界が
乱れ、電子ビームが収束せずに広がってしまい高精細な
ディスプレイに応用するためには不都合である。

【0010】 本発明は、かかる従来技術の課題を解決す
るためになされたものであって、その目的とするところ
は、高効率・高精細・長寿命の電子放出素子の製造方法
を提供することにある。

【0011】

【課題を解決するための手段】 上記目的を達成するため
に本発明は、絶縁性基板上に下部電極、絶縁層、上部電
極、アルミニウム層を積層する工程と、該アルミニウム

層を多孔質アルミナ化する工程と、該多孔質アルミナ層をマスクとして上部電極と絶縁層を多孔質化する工程と、該多孔質絶縁層の孔内に導電体を堆積し、電子放出体を形成する工程と、該多孔質アルミナ層を除去する工程とから少なくともなることを特徴とする電子放出素子の製造方法である。

【0012】また、アルミニウム層を多孔質アルミナ化する工程が、陽極酸化であるようにしてもよい。

【0013】また、多孔質アルミナ層をマスクとして上部電極と絶縁層を多孔質化する工程が、ドライエッティングであるようにしてもよい。

【0014】また、多孔質絶縁層の孔内に導電体を堆積する工程が、電析であるようにしてもよい。

【0015】また、多孔質絶縁層の孔内に導電体を堆積する工程が、該多孔質絶縁層の孔内及び該多孔質アルミナ層上に蒸着により導電体を形成した後、該多孔質アルミナ層及び該多孔質アルミナ層上の蒸着導電体を除去する工程であるようにしてもよい。

【0016】(作用) 本発明の電子放出素子の製造方法によれば、多数の微細な放出部を細孔内に形成でき、かつ上部(ゲート)電極を平坦に形成できることにより、電子放出面積を大きくし、放出電流が大きく、電子ビーム広がりの小さい電子放出素子すなわち、高効率・高精度・長寿命の電子放出素子を作製することが可能である。

【0017】微細な多孔質体の作製法としてアルミニウムの陽極酸化法は有効である。アルミニウムを陽極酸化することでミクロン以下の径の多数の細孔ができる。これを本発明では、多孔質と呼ぶ場合がある。このアルミニナ細孔を用いて電子放出素子を作製することも可能であるが、多孔質アルミナをマスクとし、その下層の上部電極および絶縁層にアルミナ同様の細孔をドライエッティング法等で形成することにより再現性よく電子放出素子を作製することができる。

【0018】多孔質アルミナのようなサブミクロンあるいはそれ以下の径の細孔を高密度に配列した形状に電子放出素子を作製する利点は、孔周辺に発生する電界形状の違いによる。すなわち、単一の孔の開口部における電界は等電位面がドーム状に形成されるため、この電界により放出された電子は発散する方向に加速され、その結果ビーム径が大きなものとなる。また、一部の電子が電極に吸収される結果、電子放出効率が小さくなる。一方、多数の細孔が高密度に配列している場合、電位が平均化(平坦化)される効果により、電極に吸収される電子が少なくなるとともにビームの広がりが抑えられる。

【0019】アルミナの多孔質をそのまま電子放出素子に使用する場合には、陽極酸化処理後にアルミナ表面に上部電極を形成する必要があるが、表面のみに電極を形成するのは技術的に困難な上、上部電極が陽極酸化アルミナ表面の凹凸形状をそのまま反映してしまう。本発明

によれば、平坦な絶縁層上に予め上部電極を平坦に形成した後、上部電極及び絶縁層に細孔を形成する工程となるため、平坦な上部電極の作製が極めて容易となり、上部電極の凹凸形状による孔の周辺の電界が乱れがなくなり、電子ビーム広がりが抑えられるので、高効率・高精度なディスプレイへの応用が可能となる。

【0020】

【発明の実施の形態】以下、図面を参照しながら本発明を説明する。

【0021】はじめに、孔内導電体堆積が電析である場合の製造工程について述べる。図1は本発明を最も良く表わす図であり、本発明の電子放出素子の製造工程を模式的に説明する断面図である。図1(a)～(e)に示した様に、本発明の製造方法は5工程よりなる。

【0022】図1(a)に示す第1の工程は、下部電極、絶縁層、上部電極、A1膜積層工程である。図に示す様に、絶縁性基板1上に、下部電極2、絶縁層3、上部電極4、A1膜5を順次積層する。後にゲート電極となる上部電極4は、通常の蒸着等により平坦に成膜される。基板1は、石英基板等その表面が絶縁性であれば良い。下部電極2は導電体8に電流を供給するために設けられており、金属等十分に低抵抗の材料で作製されることが好ましい。絶縁層3は、SiO₂等の電子放出電圧以上の絶縁耐圧を有し、誘電率が小さい材料が好ましい。上部電極4は下部電極2と同様に、金属等十分に低抵抗の材料で作製されることが好ましい。図1(b)に示す第2の工程は、マスク作製(多孔質化)工程である。A1膜5を陽極酸化法等により、細孔7をあけ多孔質アルミナ6を作製する。

【0023】図1(c)に示す第3の工程は、絶縁層、上部電極多孔質化工程である。多孔質アルミナ6をマスクとしてドライエッティング法等により、絶縁層、上部電極に多孔質アルミナ6の細孔と同様な細孔をあける多孔質化を行う。すなわち、多孔質アルミナ6の細孔が絶縁層、上部電極に転写される。

【0024】図1(d)に示す第4の工程は、孔内導電体堆積工程である。メッキ法により、細孔7の底部の下部電極2上に、導電体8を電積させる。この際、電子放出を行うために、導電体表面と上部ゲート電極底面の間隙が数nm～数十nmとなる様に導電体8を堆積するのが好ましい。導電体8は、金属、金属酸化物、炭素、炭化物、硼化物、窒化物等導電性を有し、耐熱性の高い材料が適する。

【0025】図1(e)に示す第5の工程は、マスク除去工程である。ウエットエッティング法等により、多孔質アルミナ6を溶解除去する。

【0026】以上の様にして、電子放出素子が作製される。なお、第5の工程のマスク除去工程と第4の孔内導電体堆積工程の順序は入れ替わっても良い。

【0027】次に、孔内導電体堆積が蒸着である場合の

製造工程について述べる。図2は孔内導電体堆積が蒸着である場合の電子放出素子の製造工程を模式的に説明する断面図である。図2(a)～(e)に示した様に、本発明の製造方法は5工程よりなり、第1～3の工程は前述の図1に示した工程と同様である。

【0028】図2(d)に示す第4の工程は、導電体堆積工程である。蒸着により、細孔7の底部の下部電極2上に導電体8を、アルミナマスク6上に導電体9を同時に堆積させる。この際、電子放出を行うために、導電体表面と上部電極底面の間隙が数nm～数十nmとなる様に導電体8を堆積させるのが好ましい。

【0029】図2(e)に示す第5の工程は、マスク及びマスク6上に導電体除去工程である。ウエットエッチング法等により、多孔質アルミナ6及び多孔質アルミナ上導電体9を溶解除去(リフトオフ)する。

【0030】以上の様にして、電子放出素子が作製される。

【0031】

【実施例】以下に本発明の作製方法を実施例を用いて説明する。

【0032】

【実施例1】実施例1として、孔内導電体堆積が電析である電子放出素子の製造方法について図面を参照しながら説明する。

【0033】図1は本発明を最も良く表わす図であり、本発明の電子放出素子の製造工程を模式的に説明する断面図である。図1(a)～(e)に示した様に、本発明の製造方法は5工程よりなる。

【0034】図1(a)に示す第1の工程は、下部電極、絶縁層、上部電極、Al膜積層工程である。図に示す様に、石英基板1上に、下部電極2としてPt膜を厚さ200nm、絶縁層3としてSiO₂膜を100nm、上部電極4としてTa膜を20nm、Al膜5を200nm順次スパッタ法により積層した。

【0035】図1(b)に示す第2の工程は、マスク作製(多孔質化)工程であり、Al膜5を以下の様に陽極酸化法により、細孔7をあけ多孔質アルミナ6を作製した。すなわち、0.3Mシュウ酸水溶液中で、Al膜5を陽極として、対向電極にPt板を用いて、直流40Vを印加することにより、多孔質アルミナ6を作製した後、リン酸中で孔の拡大(ポアワイド)を行った。電子顕微鏡で観察したところ細孔の径は50nm程度で、アルミナ表面には高低差20nm程度の凸凹が認められた。同倍率の観察では、上部電極Ta表面の凹凸は認められなかった。

【0036】図1(c)に示す第3の工程は、絶縁層、上部電極多孔質化工程である。陽極酸化法により作製した多孔質アルミナ6をマスクとして以下に示すドライエッティング法により、絶縁層、上部電極に孔質アルミナ6の細孔と同様な細孔をあける多孔質化を行った。即ち、リアクティブイオンエッティング装置を用いて、CF₄ガス

圧0.5Pa、投入電力200Wのプラズマで絶縁層SiO₂、上部電極Taをエッティングした。こうして、多孔質アルミナ6の細孔が絶縁層、上部電極に転写された。

【0037】図1(d)に示す第4の工程は、孔内導電体堆積工程である。Niメッキにより、細孔7の底部の下部電極Pt上に、導電体8としてNiを電析させた。すなわちNiメッキ液(NiSO₄+H₃B0₃)中で、対向電極にカーボン板を用いて、下部電極Ptに-1.1Vの電圧パルスを印加することにより、電析されるNi表面と上部ゲート電極Ta底面の間隙が10nmとなる様にNiを堆積させて、電子放出部となる微小間隙を得た。

【0038】図1(e)に示す第5の工程は、マスク除去工程である。2MのNaOH水溶液を用いたウエットエッチング法により、多孔質アルミナ6を溶解除去した。

【0039】以上の様にして、電子放出素子が作製された。上記方法により微小な細孔が制御性よく形成されるとともに、上部電極表面も平坦に従来の薄膜形成プロセスを用いて形成できる利点がある。

【0040】本実施例により作製された電子放出素子を真空装置内に設置し、下部電極を負極、上部(ゲート)電極を正とした電圧を印加することにより、電子放出が確認された。従来の多孔質アルミナを絶縁層に用いた場合と比較して、電子ビームの広がりが抑えられ、上部電極表面の凹凸の悪影響を防ぐことができた。

【0041】

【実施例2】実施例1に示した第5の工程のマスク除去工程と第4の孔内導電体堆積工程の順序を入れ替えて行い、その他は実施例1と同様にして電子放出素子を作製したところ、実施例1と同様の効果が得られた。

【0042】

【実施例3】実施例3として、孔内導電体堆積を蒸着法により行う電子放出素子の製造方法について図面を参照しながら説明する。

【0043】図2は本発明の電子放出素子の製造工程を模式的に説明する断面図である。図2(a)～(e)に示した様に、本発明の製造方法は5工程よりなる。

【0044】図2(a)に示す第1の工程は、下部電極、絶縁層、上部電極、Al膜積層工程である。図に示す様に、石英基板1上に、下部電極2としてTa膜を厚さ200nm、絶縁層3としてSiO₂膜を100nm、上部電極4としてTi膜を20nm、Al膜5を200nm順次スパッタ法により積層した。

【0045】図2(b)に示す第2の工程は、マスク作製(多孔質化)工程であり、Al膜5を以下の様に陽極酸化法により、細孔7をあけ多孔質アルミナ6を作製した。すなわち、0.3Mシュウ酸水溶液中で、Al膜5を陽極として、対向電極にPt板を用いて、直流40Vを印加することにより、多孔質アルミナ6を作製した後、リン酸中で孔の拡大(ポアワイド)を行った。電子顕微鏡で観察したところ細孔の径は50nm程度で、アルミナ表面には

高低差20nm程度の凸凹が認められた。同倍率の観察では、上部電極Ti表面の凹凸は認められなかった。

【〇〇46】図2(c)に示す第3の工程は、絶縁層、上部電極多孔質化工程である。陽極酸化法により作製した多孔質アルミナ6をマスクとして以下に示すドライエッティング法により、絶縁層、上部電極に孔質アルミナ6の細孔と同様な細孔をあける多孔質化を行った。即ち、リアクティブイオンエッティング装置を用いて、CF₄ガス圧0.5Pa、投入電力200Wのプラズマで絶縁層SiO₂、上部電極Tiをエッティングした。こうして、多孔質アルミナ6の細孔が絶縁層、上部電極に転写された。

【〇〇47】図2(d)に示す第4の工程は、孔内導電体堆積工程である。孔内導電体堆積は以下に示すスパッタ法によりMoの成膜を行った。なお、スパッタ法では、実施例1、2のメッキ法の場合と異なり、孔内及びアルミナ上にも導電体が形成される。イオンビームスパッタ装置を用いて、Arガス圧0.02Pa、加速電圧2kV、ターゲット電流300mAの条件で、孔内に成膜されるMo表面と上部ゲート電極Ti底面の間隙が10nmとなる様にTiを堆積させて、電子放出部となる微小間隙を得た。

【〇〇48】図2(e)に示す第5の工程は、マスク除去工程である。2MのNaOH水溶液を用いたウエットエッティング法により、多孔質アルミナ6を溶解除去した。この際に多孔質アルミナ6上のMoは多孔質アルミナ6ごと除去(リフトオフ)される。

【〇〇49】以上の様にして、電子放出素子が作製された。上記方法により微小な細孔が制御性よく形成されるとともに、上部電極表面も平坦に従来の薄膜形成プロセスを用いて形成できる利点がある。

【〇〇50】本実施例により作製された電子放出素子を真空装置内に設置し、下部電極を負極、上部(ゲート)電極を正とした電圧を印加することにより、電子放出が確認された。従来の多孔質アルミナを絶縁層に用いた場合と比較して、電子ビームの広がりが抑えられ、上部電極表面の凹凸の悪影響を防ぐことができた。

【〇〇51】

【実施例4】本実施例では電子放出素子を基板に2次元的に複数個配置した電子源を作製した。図3はその平面模式図であり、簡単のために3×3個の電子放出素子のみ表わしてある。形成される電子放出素子の個数およびその大きさは用途により適宜設定される。本発明によれば、一個の電子放出素子の大きさを配線巾程度とすることで、高密度な電子源の作製も可能である。

【〇〇52】洗浄したガラス基板に下部電極を成膜し、フォトリソグラフィーおよびエッティングによりライン状

に加工した。(図3の31)材料および薄膜作製は実施例1と同様とした。次に絶縁層、上部(ゲート)電極、アルミニウム膜を積層したのち、レジストを塗布し、エミッタ電極と直交するライン状にアルミニウム膜とゲート膜をフォトリソグラフィーおよびエッティングにより加工した。(図3の32)次に陽極酸化部分のレジストを除去し、実施例1と同様に、アルミニウム膜をシュウ酸中、40Vで多孔質化した後、ポアワイド処理した。陽極酸化で形成したアルミナをマスクとしてCF₄ガスのドライエッティングで上部(ゲート)電極および絶縁層を貫通する細孔を形成した。

【〇〇53】以上のように作製した電子源の行列配線の一方を走査配線、他方を信号配線としたマトリクス駆動を行い、電子源に対向した蛍光体に電子を照射することにより画像表示を行った。

【〇〇54】

【発明の効果】以上説明した様に、本発明電子放出素子の製造方法によれば、上部電極が平坦で、細孔内に導電体を堆積した電子放出素子の製造が可能となり、これにより高効率であり、高密度すなわち高精細であり、かつ長寿命の電子放出素子が得られた。また、本製造方法を用いて多数の電子放出素子を形成し、蛍光体等に電子を照射することによりディスプレイに代表されるような画像表示装置を実現することができた。

【図面の簡単な説明】

【図1】図1は本発明の電子放出素子の作製工程を説明する断面模式図である。

【図2】図2は本発明の電子放出素子の作製工程を説明する断面模式図である。

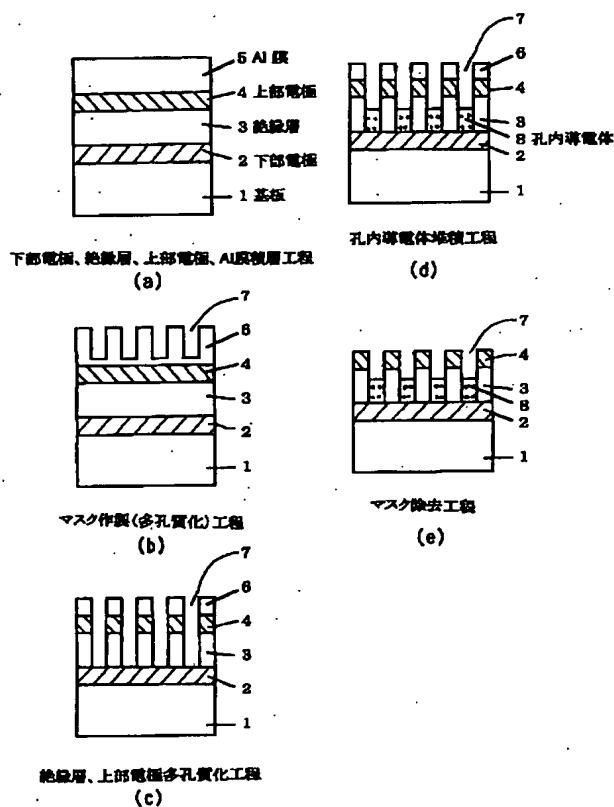
【図3】図3は実施例により作製された電子放出素子の平面模式図である。

【図4】図4は従来例の電子放出素子の断面模式図である。

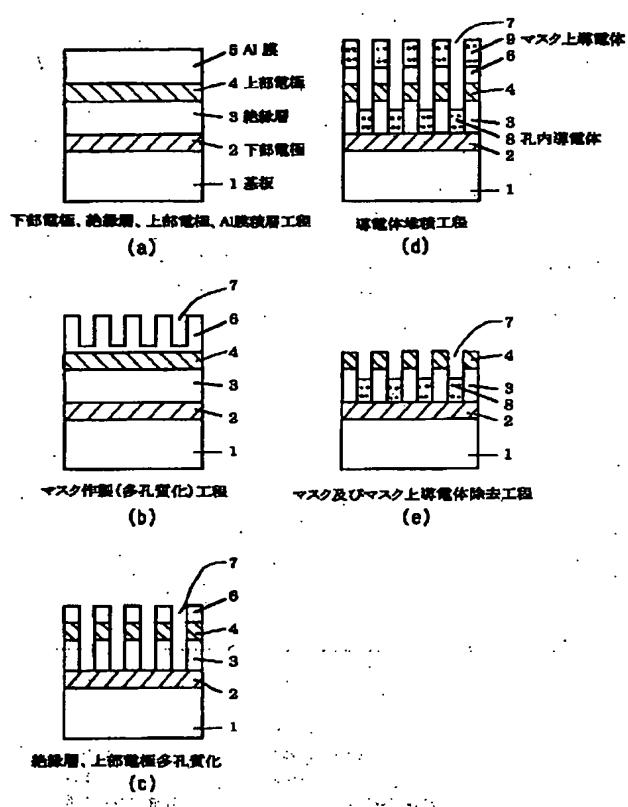
【符号の説明】

- 1、41：基板
- 2、42：下部電極
- 3、43：絶縁層
- 4、44：上部電極
- 5：Al膜
- 6：多孔質アルミナ
- 7、45：細孔
- 8、9：導電体
- 31：ライン状下部電極
- 32：ライン状上部電極
- 46：電子放出部

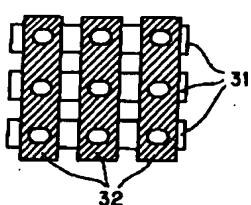
【図 1】



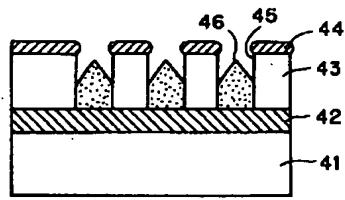
【図 2】



【図 3】



【図 4】



フロントページの続き

(72)発明者 北村 伸
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

Fターム(参考) 5C036 EE03 EE14 EG12 EH10